



# INSTITUTO NACIONAL DE PESQUISA ESPACIAL – INPE

## PROVA OBJETIVA

# TG21

## DESENVOLVIMENTO E INTEGRAÇÃO DE PARTES PARA PEQUENOS SATÉLITES



### SUA PROVA

- Além deste caderno contendo **45 (quarenta e cinco)** questões objetivas, você receberá do fiscal de prova o cartão de respostas;
- As questões objetivas têm **5 (cinco)** opções de resposta (A, B, C, D e E) e somente uma delas está correta.



### TEMPO

- Você dispõe de **4 (quatro) horas** para a realização da prova;
- **2 (duas) horas** após o início da prova, é possível retirar-se da sala, sem levar o caderno de questões;
- A partir dos **30 (trinta) minutos** anteriores ao término da prova é possível retirar-se da sala **levando o caderno de questões**.



### NÃO SERÁ PERMITIDO

- Qualquer tipo de comunicação entre os candidatos durante a aplicação da prova;
- Anotar informações relativas às respostas em qualquer outro meio que não seja no caderno de questões e nas folhas de textos definitivos;
- Levantar da cadeira sem autorização do fiscal de sala;
- Usar o sanitário ao término da prova, após deixar a sala.



### INFORMAÇÕES GERAIS

- Verifique se seu caderno de questões está completo, sem repetição de questões ou falhas e também confira seu cargo. Caso tenha recebido caderno de cargo **diferente** do impresso em seu cartão de respostas, o fiscal deve ser **obrigatoriamente** informado para o devido registro na ata da sala;
- Confira seus dados pessoais, especialmente nome, número de inscrição e documento de identidade e leia atentamente as instruções para preencher o cartão de respostas;
- Para o preenchimento do cartão de respostas, use somente caneta esferográfica, fabricada em material transparente, com tinta preta ou azul;
- Assine seu nome apenas no(s) espaço(s) reservado(s) no cartão de respostas;
- Reserve tempo suficiente para o preenchimento do seu cartão de respostas. O preenchimento é de sua responsabilidade e **não será permitida a troca do cartão de respostas em caso de erro cometido pelo candidato**;
- Para fins de avaliação, serão levadas em consideração apenas as marcações realizadas no cartão de respostas;
- A FGV coletará as impressões digitais dos candidatos na lista de presença;
- Os candidatos serão submetidos ao sistema de detecção de metais quando do ingresso e da saída de sanitários durante a realização das provas.

**Boa Prova!**



## CONHECIMENTOS ESPECÍFICOS

**Atenção:** as duas próximas questões devem ser respondidas com base no Texto I, a seguir.

### Texto I

Os Processadores Digitais de Sinais (DSPs) são componentes fundamentais presentes em uma ampla gama de aplicações, abrangendo desde sistemas de comunicações sem fio e processamento de áudio até aplicações em imagens médicas e automotivas. Eles são projetados especificamente para manipular sinais digitais em tempo real, oferecendo capacidades de processamento eficientes e otimizadas para tarefas como filtragem, modulação, demodulação e análise de sinais.

A seguir, é apresentada uma lista comparativa entre cinco processadores de arquiteturas semelhantes, na qual são fornecidas informações sobre a faixa de frequência de operação do DSP, o número de MIPS (milhões de instruções por segundo) por MHz (frequência de operação do DSP) e a potência por instrução MIPS.

- **DSP-P1:** 300-750 Mhz; 3 MIPS/MHz; 0,15 mW/MIPS
- **DSP-P2:** 500-600 Mhz; 6 MIPS/MHz; 0,30 mW /MIPS.
- **DSP-P3:** 200-300 Mhz; 5 MIPS/MHz; 0,10 mW/MIPS.
- **DSP-P4:** 160-400 Mhz; 2 MIPS/MHz; 0,20 mW/MIPS.
- **DSP-P5:** 300-900 Mhz; 8 MIPS/MHz; 0,25 mW/MIPS.

**Obs.:** Considere que o número de instruções e a potência por MHz permanecem inalterados dentro da faixa de operação de frequências de cada processador.

### 1

Assinale a opção que indica o DSP que exibe o menor consumo de potência por MHz.

- (A) DSP-P1.
- (B) DSP-P2.
- (C) DSP-P3.
- (D) DSP-P4.
- (E) DSP-P5.

### 2

Deseja-se empregar um determinado DSP para filtragem de um sinal, cujas características exigem que o referido DSP possua uma capacidade de processamento de no mínimo 3000 MIPS.

Os DSPs capazes de implementar o filtro supracitado são

- (A) DSP-P1 e DSP-P2.
- (B) DSP-P1 e DSP-P5.
- (C) DSP-P2 e DSP-P4.
- (D) DSP-P2 e DSP-P5.
- (E) DSP-P3 e DSP-P5.

### 3

Os DSPs são *chips* integrados que combinam uma unidade central de processamento (CPU), memória, periféricos de entrada e saída (E/S) e interfaces de comunicação em um único dispositivo. Eles são projetados para lidar com tarefas específicas de controle e processamento de dados em tempo real, oferecendo eficiência energética e custo-benefício.

Neste contexto, analise as afirmativas a seguir.

- I. O *Firmware* é um software de baixo nível que desempenha um papel crucial, sendo responsável por realizar a comunicação entre o software de alto nível, como sistemas operacionais e aplicações, e o hardware do dispositivo. Ele opera diretamente na interface de hardware, facilitando o controle e a gestão eficaz dos componentes físicos do sistema.
- II. Quanto maior o número de MIPS, mais rápido e mais poderoso é o DSP em termos de processamento de sinais digitais. No entanto, é importante observar que o desempenho real de um DSP também depende de outros fatores, como arquitetura do processador, otimizações de software e tipo de algoritmos executados.
- III. O determinismo é crucial em sistemas embarcados porque garante que as operações ocorram dentro de prazos previsíveis e específicos. Em sistemas onde o tempo é crítico, como em sistemas de controle em tempo real, a capacidade de prever o tempo necessário para realizar uma operação é fundamental para garantir o funcionamento correto e seguro do sistema.

Está correto o que se afirma em

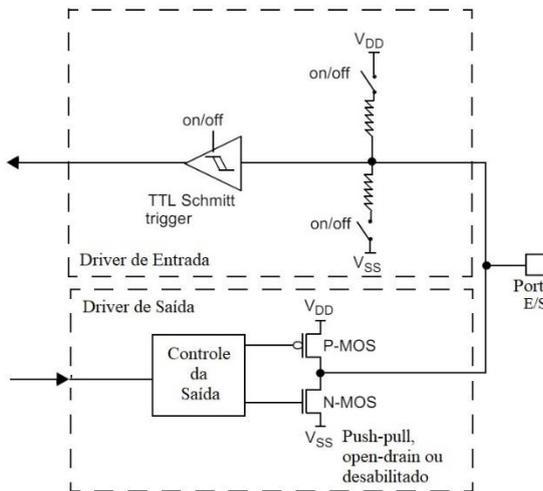
- (A) I, apenas.
- (B) I e II, apenas.
- (C) I e III, apenas.
- (D) II e III, apenas.
- (E) I, II e III.

**Atenção: o Texto II a seguir refere-se às quatro próximas questões.**

**Texto II**

Microcontroladores são pequenos computadores embutidos em um único chip, projetados para controlar funções específicas em sistemas eletrônicos. Eles combinam uma CPU, memória e periféricos de E/S (Entrada/Saída) em um encapsulamento compacto e de baixo custo. Sua capacidade de processamento, versatilidade e eficiência energética os tornam fundamentais para a automação e o controle em uma ampla gama de dispositivos e sistemas.

Considere um microcontrolador com o seguinte diagrama de blocos simplificado que representa as portas E/S digitais.



As configurações de cada porta são definidas pelo registrador a seguir. Este registrador é responsável pela configuração de cinco portas E/S através da definição dos bits 16 a 1.

Bit 16	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9
X	4-C2	4-C1	4-C0	3-C2	3-C1	3-C0	2-C2

Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
2-C1	2-C0	1-C2	1-C1	1-C0	0-C2	0-C1	0-C0

**Bit 16:** não especificado;

**Bits 15 – 13:** Bits de configuração da Porta 4;

**Bits 12 – 10:** Bits de configuração da Porta 3;

**Bits 9 – 7:** Bits de configuração da Porta 2;

**Bits 6 – 4:** Bits de configuração da Porta 1;

**Bits 3 – 1:** Bits de configuração da Porta 0;

**Y-C2, Y-C1 e Y-C0:** Bits de configuração da Porta Y (Y = 4 ... 0)

Esses bits são definidos por software para configurar a Porta E/S correspondente.

Configuração		C2	C1	C0
Saída	Push-pull	0	0	0 ou 1
	Open-drain		1	0 ou 1
Entrada	Entrada pull-down	1	0	X
	Entrada pull-up		1	X

**C2 e C1:** são responsáveis por configurar a operação da Porta Y.

Exemplo:

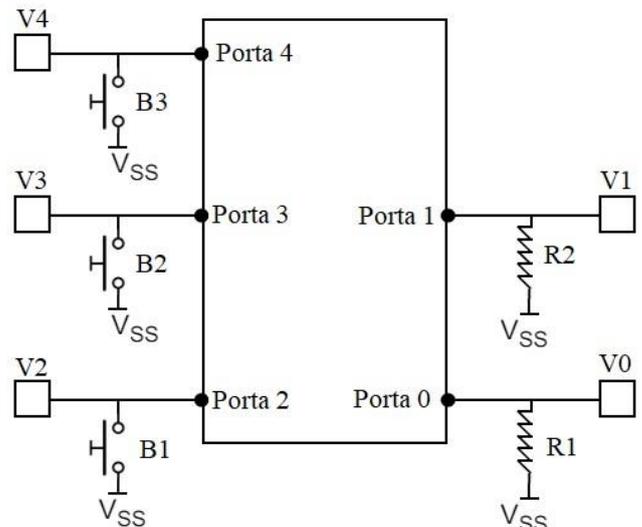
- [C2 = 0] e [C1 = 0] Saída no modo *push-pull*;
- [C2 = 0] e [C1 = 1] Saída no modo *open-drain*;
- [C2 = 1] e [C1 = 0] Entrada no modo *pull-down*;
- [C2 = 1] e [C1 = 1] Entrada no modo *pull-up*.

**C0:** Quando configurado como saída, o valor desse bit determina o comportamento do pino de entrada/saída da Porta Y.

- Se a porta for saída *Push-Pull*:
  - [C0 = 0]: ativa o N-MOS e desativa o P-MOS;
  - [C0 = 1]: desativa o N-MOS e ativa o P-MOS.
- Se a porta for saída *Open-Drain*:
  - [C0 = 0]: ativa o N-MOS e desativa o P-MOS;
  - [C0 = 1]: desativa o N-MOS e desativa o P-MOS.
- Se a porta estiver definida como entrada, não se aplica.

Obs: Ativar um determinado (P/N)-MOS significa permitir a passagem de corrente, enquanto desativar impede essa passagem.

A seguir, as portas 4 a 0 deste microcontrolador foram conectadas aos seguintes componentes:



B3, B2 e B1 são interruptores, que permanecem em um estado de circuito aberto quando não estão pressionados e fecham o circuito entre seus terminais quando são pressionados. R2 e R1 são resistores.

O registrador foi configurado com os seguintes valores:

Bit 16	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9
0	0	0	1	1	1	1	1

Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
0	0	0	1	1	0	0	1

**Atenção: o enunciado a seguir refere-se às duas próximas questões.**

Uma das técnicas para reconfigurar um *bit* específico de um registrador envolve o uso de operações lógicas, tais como OR, AND e XOR (ou exclusivo).

**4**

Com base nos dados fornecidos no enunciado, as portas 4, 3, 2, 1 e 0 estão configuradas, respectivamente, quanto à sua função de entrada e saída, como:

- (A) Entrada, Saída, Entrada, Saída e Saída.
- (B) Saída, Entrada, Entrada, Saída e Saída.
- (C) Saída, Entrada, Saída, Entrada e Entrada.
- (D) Entrada, Saída, Saída, Entrada e Entrada.
- (E) Saída, Entrada, Entrada, Entrada e Saída.

**5**

Tendo em vista os dados apresentados no enunciado da questão anterior, objetiva-se ajustar exclusivamente a porta 0 de modo que a tensão  $V_0$  corresponda a  $V_{SS}$ , sem interferir nos demais bits do registrador.

Para atingir o referido objetivo, o valor hexadecimal, que deve ser empregado na operação AND com o registrador de configuração de portas, é

- (A) 0xEFFF.
- (B) 0xFFFE.
- (C) 0x0001.
- (D) 0x1000.
- (E) 0x1110.

**6**

Com base nos dados fornecidos e considerando que os interruptores B1, B2 e B3 não estão pressionados, as tensões  $V_4$ ,  $V_3$  e  $V_2$  previstas nas portas 4, 3 e 2 para esta configuração do microcontrolador são, respectivamente,

- (A)  $V_{SS}$ ,  $V_{SS}$  e  $V_{SS}$ .
- (B)  $V_{DD}$ ,  $V_{SS}$  e  $V_{SS}$ .
- (C)  $V_{DD}$ ,  $V_{DD}$  e  $V_{SS}$ .
- (D)  $V_{SS}$ ,  $V_{DD}$  e  $V_{DD}$ .
- (E)  $V_{DD}$ ,  $V_{DD}$  e  $V_{DD}$ .

**7**

Com base nos dados fornecidos, considerando que o registrador de configuração esteja localizado no endereço de memória 0x0020, o seguinte código é executado pelo microcontrolador:

```
#include <stdint.h>
#define REG_ADDR 0x0020

int main() {
    volatile uint16_t *mem_ptr = (uint16_t*)REG_ADDR;
    uint16_t valor = 0xAFBC;
    *mem_ptr = valor;

    return 0;
}
```

Neste caso, a porta 2 será configurada como

- (A) saída no modo *push-pull* com o N-MOS ativo.
- (B) saída no modo *push-pull* com o P-MOS ativo.
- (C) saída no modo *open-drain*.
- (D) entrada no modo *pull-down*.
- (E) entrada no modo *pull-up*.

**8**

O ciclo de vida do desenvolvimento de *software* embarcado é um processo abrangente que aborda todas as etapas desde a concepção até a implantação e manutenção de um sistema embarcado. Esse ciclo de vida é crucial para garantir que o *software* embarcado atenda aos requisitos de qualidade, desempenho e confiabilidade.

O ciclo de vida do desenvolvimento de *software* embarcado pode ser simplificado em sete etapas principais:

1. \_\_\_\_\_
2. \_\_\_\_\_
3. \_\_\_\_\_
4. \_\_\_\_\_
5. Depuração
6. Implantação
7. Manutenção

As etapas 1, 2, 3 e 4 são definidas, respectivamente,

- (A) Projeto, Implementação, Requisito e Teste.
- (B) Projeto, Requisito, Teste e Implementação.
- (C) Requisito, Projeto, Teste e Implementação.
- (D) Projeto, Requisito, implementação e Teste.
- (E) Requisito, Projeto, Implementação e Teste.

**9**

No projeto de um sistema embarcado, busca-se simultaneamente minimizar diversos fatores críticos, como: tamanho, custo unitário, desempenho, consumo de energia e custos associados ao desenvolvimento de *hardware* e *software*.

Entre as tecnologias frequentemente utilizadas em aplicações embarcadas, destacam-se três: FPGA, microcontroladores e DSPs.

Dentro do contexto comparativo dessas três tecnologias, analise as afirmativas a seguir.

- I. As vantagens dos FPGAs incluem facilidade de simulação e teste, tornando-os uma alternativa para sistemas críticos. Para projetos menores, como sistemas embarcados, são econômicos e consomem menos energia que microcontroladores e DSPs. Sua flexibilidade e capacidade de reconfiguração os tornam ideais para aplicações que exigem adaptações frequentes.
- II. Os microcontroladores mais simples operam em palavras de 8 bits e são adequados para aplicações com requisitos modestos de memória e lógica. Eles podem consumir quantidades extremamente baixas de energia e frequentemente incluem um modo de suspensão que reduz o consumo de energia para ordem de nanowatts.
- III. Dispositivos DSP são microprocessadores de propósito específico projetados para realizar processamento digital de sinais. Eles utilizam arquiteturas especiais com cache e estágios de pipeline para acelerar cálculos repetitivos e intensivos numericamente.

Está correto o que se afirma em

- (A) I, apenas.
- (B) I e II, apenas.
- (C) I e III, apenas.
- (D) II e III, apenas.
- (E) I, II e III.

**10**

Em um sistema embarcado, o *hardware* e o *software* cooperam de forma integrada, sendo utilizados em uma ampla variedade de produtos, desde os mais simples até os mais complexos. A seleção do sistema operacional é um aspecto crucial que influencia significativamente o desenvolvimento de uma solução embarcada, pois afeta não apenas a facilidade de operação em tempo real, mas também a facilidade de desenvolvimento e o desempenho.

Entre os diversos sistemas operacionais disponíveis para sistemas embarcados, destacam-se o FreerTOS, Android e Linux embarcado. Acerca desses três sistemas operacionais, analise os itens a seguir.

- I. O sistema operacional Android é completamente fechado (*closed-source*), sem nenhuma parte do seu código-fonte disponível para o público.
- II. Uma das vantagens do FreerTOS é a previsibilidade. Entre os três sistemas operacionais, ele é o mais indicado para aplicações em tempo real que exigem um comportamento determinístico.
- III. O Linux embarcado proporciona uma flexibilidade superior à do FreerTOS, pois durante o desenvolvimento de um sistema embarcado, é mais viável localizar um driver para o hardware, muitas vezes disponibilizado pelo fabricante.

Está correto o que se afirma em

- (A) I, apenas.
- (B) I e II, apenas.
- (C) I e III, apenas.
- (D) II e III, apenas.
- (E) I, II e III.

**11**

Para garantir a comunicação entre o pequeno satélite e a estação na terra, é crucial realizar o cálculo do enlace para determinar as especificações deste sistema. Em órbitas a uma altitude de 500 km, a distância máxima entre um transmissor e um receptor é de cerca de 2500 km (quando o satélite se encontra no horizonte), enquanto a distância mínima é de 500 km (quando o satélite está diretamente sobre a estação terrena).

O cálculo do enlace pode ser conduzido empregando a equação de Friis:

$$P_{RX} = P_{TX} + G_{TX} + G_{RX} + 20 \log_{10} \left( \frac{\lambda}{4\pi D_r} \right)$$

em que:

- $\lambda$  = Comprimento de onda em metros;
- $P_{RX}$  = Potência de RF no receptor em dBm;
- $P_{TX}$  = Potência de RF do transmissor em dBm;
- $G_{TX}$  = Ganho da antena do transmissor em dBi;
- $G_{RX}$  = Ganho da antena do receptor em dBi;
- $D_r$  = Distância entre transmissor e receptor em metros.

Deseja-se realizar o cálculo de enlace para que o satélite opere em todas as condições de distância. Sabe-se que para o satélite em questão o comprimento de onda é  $\pi \cdot 10^{-3}$  m, o ganho de ambas as antenas é 20 dBi e a menor potência necessária no receptor para garantir as especificações é -120 dBm.

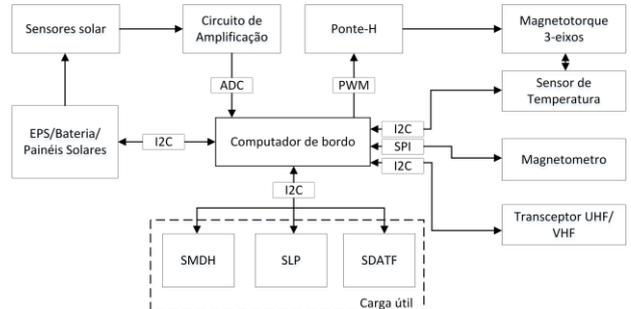
Para garantir que a especificação no receptor seja sempre atendida, a potência mínima do transmissor, em dBm, é de

- (A) -40 .
- (B) -20 .
- (C) +20 .
- (D) +40 .
- (E) +60 .

**12**

O NanosatC-BR é um nanossatélite brasileiro de propósito científico-tecnológico educacional, desenvolvido pelo INPE em parceria com a UFSM. Um de seus objetivos científicos é realizar o monitoramento da magnetosfera da Terra por meio da medição do campo magnético terrestre sobre o Brasil, utilizando um magnetômetro de três eixos.

A figura abaixo apresenta o diagrama em blocos deste nanossatélite.



Com relação a estrutura do nanossatélite, analise os itens a seguir.

- I. O barramento ADC é responsável por realizar a conversão analógico digital do sinal analógico amplificado proveniente dos sensores solares.
- II. PWM é uma técnica utilizada para controlar a quantidade de energia entregue a um dispositivo elétrico, variando a frequência dos pulsos enquanto mantém a largura constante.
- III. I2C e SPI são protocolos de comunicação. O I2C permite a comunicação bidirecional entre diferentes dispositivos integrados conectados em um mesmo barramento, enquanto o SPI é unidirecional, permitindo a transmissão de dados apenas do mestre para o escravo.

Está correto o que se afirma em

- (A) I, apenas.
- (B) I e II, apenas.
- (C) I e III, apenas.
- (D) II e III, apenas.
- (E) I, II e III.

**13**

Pequenos satélites, também conhecidos como nanossatélites ou *cubesats*, são dispositivos espaciais de dimensões reduzidas, geralmente pesando até alguns quilogramas e com dimensões na faixa de dezenas de centímetros. Eles são projetados para realizar uma variedade de funções, como comunicação, observação da Terra, pesquisa científica, demonstração de tecnologia, entre outras. Devido ao seu tamanho compacto e menor custo de construção e lançamento em comparação com os satélites tradicionais, os pequenos satélites têm se tornado cada vez mais populares e acessíveis para empresas, universidades, e até mesmo entusiastas, permitindo uma ampla gama de aplicações espaciais.

Neste contexto dos pequenos satélites, analise as afirmativas a seguir.

- I. Os pequenos satélites são caracterizados por custos de construção, lançamento e operação mais reduzidos, promovendo a acessibilidade ao sensoriamento remoto e à exploração espacial por parte de empresas e organizações.
- II. Os pequenos satélites atuais possuem uma vida útil limitada, sendo alimentados exclusivamente por suas baterias internas, sem capacidade de recarga. Isso se deve à baixa demanda por energia, permitindo uma longa durabilidade que pode se estender por anos. Ao atingir o fim de sua vida útil operacional, eles reentram na atmosfera e se desintegram.
- III. Os pequenos satélites destacam-se por um ciclo de desenvolvimento mais ágil, caracterizado por períodos relativamente curtos desde o início do desenvolvimento até sua colocação em órbita, podendo demandar menos de um ano. Essa agilidade no desenvolvimento se deve ao fato de que estes satélites não precisam seguir nenhuma conformidade regulatória.

Está correto o que se afirma em

- (A) I, apenas.
- (B) I e II, apenas.
- (C) I e III, apenas.
- (D) II e III, apenas.
- (E) I, II e III.

**Atenção: o Texto III a seguir refere-se às duas próximas questões.**

**Texto III****3.3 NETWORK LAYER****3.3.1 GENERAL FEATURES OF NETWORK PROTOCOLS**

Data Forwarding differs greatly from data routing, defined in reference [60] as ‘the process of selecting paths from origins to destinations in a network’. Here, the concept of an endpoint is global over a series of open and extensible subnetworks. Whenever routing is done across multiple subnetworks, a network routing protocol is required, which is not in the purview of SPP. It is essential that when one plans to route data over an open network composed of multiple subnetworks, one uses a network protocol.

By using the Encapsulation Packet Protocol as a shim, other CCSDS-recognized Network Protocols such as BP (references [55] and [56]) and IP can be used over space links. The data units of network protocols can also be transferred using the Space Packet Protocol done in a mission-specific manner using APID(s) as set by management. Over a space link, protocol data units of the network protocols (i.e., BP, IP, or others carried through SPP or EPP) are

transferred within the Space Data Link Protocols. In particular, the Space Data Link Protocols have the capability to carry several protocol data units of the Internet Protocol, multiplexed or not-multiplexed, within the Encapsulation packet. IP over CCSDS (reference [45]) specifies how CCSDS-recognized IP datagrams are transferred over the link.

**3.3.2 ADDRESSING OF NETWORK PROTOCOLS**

An End System Identifier, as used by IP and BP, unambiguously identifies a single end system or a group of end systems. If it is necessary to identify both the source and destination when using End System Identifiers, a pair of End System Identifiers must be used. These identifiers, which either identify or map to locations in network topology, are specified in the IP or BP PDUs, and they are used by the IP or BP routing nodes to perform routing decisions at each step along the end-to-end path.

As already mentioned, CCSDS Encapsulation Packet Protocol allows the use of other CCSDS recognized Network Protocols within their own end system identification notations. CCSDS developed Delay Tolerant Networking (references [55] and [56]) as the means to perform interoperable internetworking in space, in either disrupted or delayed end-to-end communication environments.

**ACRONYMS**

APID: Application Process Identifier

BP: Bundle Protocol

CCSDS: Consultative Committee for Space Data Systems

EPP: Encapsulation Packet Protocol

IP: Internet Protocol

SPP: Space Packet Protocol

Fonte: Extraído e adaptado do relatório CCSDS 130.0-G-4 “Overview of Space Communications Protocols”.

**14**

Assinale a opção que apresenta o propósito de usar um Identificador de Sistema Final em protocolos de rede como IP e BP.

- (A) Facilitar a interoperação de redes em ambientes de comunicação interrompidos.
- (B) Realizar decisões de roteamento em cada etapa ao longo do caminho de ponta a ponta.
- (C) Identificar de forma inequívoca um sistema final único ou um grupo de sistemas finais.
- (D) Identificar a origem e o destino dentro de uma única sub-rede.
- (E) Criptografar e proteger os dados transferidos pela rede.

**15**

Assinale a opção que indica a principal função do Protocolo de Encapsulamento de Pacotes em redes de comunicação espacial.

- (A) Transferir unidades de dados de protocolo dentro dos Protocolos de Link de Dados Espaciais.
- (B) Selecionar caminhos de comunicação em ambientes de comunicação interrompidos.
- (C) Permitir a utilização de outros protocolos reconhecidos pelo CCSDS em links espaciais.
- (D) Criptografar e proteger os dados transmitidos pela rede.
- (E) Identificar de forma inequívoca os sistemas finais ou grupos de sistemas finais.

16

**SERVICES PROVIDED BY DATA LINK PROTOCOLS**

*The Space Data Link Protocols provide several services to transfer a variety of data on a space link. The most important service is a service to transfer variable-length data units known as packets (i.e., protocol data units of protocols of the Network Layer). In addition to this service, the Space Data Link Protocols provide services to transfer fixed- or variable length data units with private (non-CCSDS) formats, short fixed-length data units for reporting on real-time functions, and bit streams.*

Fonte: Extraído e adaptado do relatório CCSDS 130.0-G-4 "Overview of Space Communications Protocols".

Baseando-se exclusivamente no texto acima, assinale a opção que apresenta o serviço mais importante fornecido pelos Protocolos de Link de Dados Espaciais.

- (A) Transferência de fluxos de bits.
- (B) Transferência de unidades de dados de comprimento fixo.
- (C) Transferência de unidades de dados de comprimento variável.
- (D) Transferência de unidades de dados com formatos privados (não-CCSDS).
- (E) Transferência de unidades de dados de comprimento fixo para funções em tempo real.

17

A integração compreende uma série de atividades centradas nas interações entre os subsistemas e no ambiente externo. Essas atividades abrangem desde a análise do sistema para definir e compreender essas interações até os testes de desenvolvimento, que incluem os testes funcionais, bem como a integração com sistemas externos.

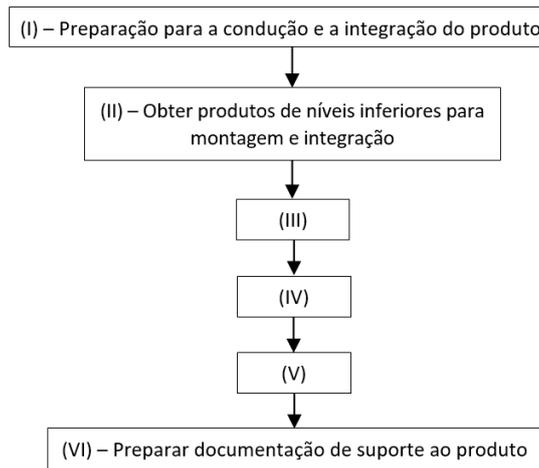
Assinale a opção que apresenta a atividade pertencente ao Processo de Integração do Produto, na qual ocorre o teste funcional.

- (A) Obtenção de produtos de níveis inferiores para montagem e integração.
- (B) Preparação do ambiente de integração para montagem e integração.
- (C) Montagem e integração dos produtos recebidos no produto acabado.
- (D) Confirmação de que os produtos recebidos foram validados.
- (E) Preparação para a condução e a integração do produto.

18

A integração do produto é uma atividade fundamental que aborda as interações entre os subsistemas e seus ambientes no sistema. Nesse processo, os produtos de níveis inferiores são montados em produtos de níveis superiores e submetidos a verificações para assegurar o funcionamento adequado do produto integrado e prevenir a ocorrência de comportamentos indesejáveis.

A seguir, apresenta-se um diagrama de fluxo típico de seis atividades para o Processo de Integração do Produto:



Considere que as seguintes atividades compõem o diagrama:

1. Preparar o ambiente de integração para montagem e integração.
2. Montar e integrar os produtos recebidos no produto acabado.
3. Confirmar que os produtos recebidos foram validados.

Nesse contexto, assinale a opção que relaciona corretamente as etapas III, IV e V, às suas respectivas atividades numeradas.

- (A) 1 – 2 – 3.
- (B) 2 – 1 – 3.
- (C) 2 – 3 – 1.
- (D) 3 – 1 – 2.
- (E) 3 – 2 – 1.

**Atenção: o texto IV a seguir refere-se às três próximas questões.**

**Texto IV**

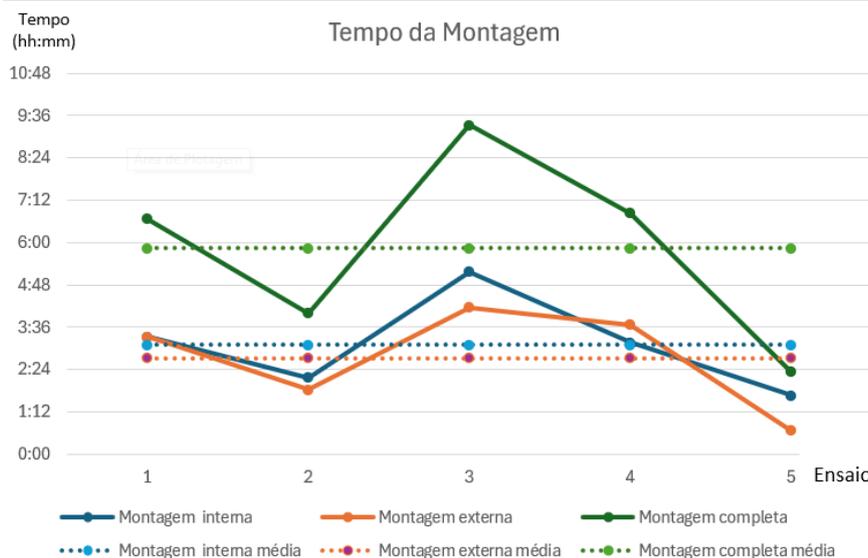
As atividades relacionadas à Montagem, Integração e Teste de Satélites (AIT) desempenham um papel de suma importância na preparação de uma espaçonave para suas operações no espaço. Este processo, caracterizado pela meticulosidade e diversidade de aspectos, engloba uma série de etapas cruciais voltadas para assegurar a funcionalidade, confiabilidade e segurança do satélite antes de seu lançamento.

Este processo pode ser segmentado em três fases distintas: montagem dos componentes individuais do satélite, integração dos diversos subsistemas para compor o satélite completo e, posteriormente, a execução de testes.

A tabela a seguir apresenta um resumo das atividades realizadas durante a sequência de ensaios, juntamente com suas respectivas durações. Cada resultado é registrado em horas e minutos (hh:mm).

Atividade	Ensaio #1 (hh:mm)	Ensaio #2 (hh:mm)	Ensaio #3 (hh:mm)	Ensaio #4 (hh:mm)	Ensaio #5 (hh:mm)	Média (hh:mm)	Desvio Padrão
Montagem componentes internos na estrutura do barramento	3:20	2:10	5:10	3:10	1:40		
Teste funcional do barramento (componentes internos)	00:50	00:30	00:35	00:40	00:35		
Montagem componentes externos na estrutura do barramento	03:20	01:50	04:10	03:40	00:40		
Teste funcional do barramento 01 (completo)	01:50	00:50	01:40	00:40	00:40		
Propriedades de Massa - Peso e CG	01:00	01:20	01:10	01:10	01:20		
Teste de vibração de qualidade de fabricação	01:10	01:20	01:00	01:10	01:10		
Teste de implantação e iluminação de matriz Solar	01:00	00:50	01:00	01:00	01:10		
Teste funcional do barramento 02 (completo)	01:30	01:10	01:00	01:00	01:10		
Cenários da missão	07:50	08:10	08:10	08:20	08:20		
Finalizações, Revestimento	02:00	01:40	02:00	01:30	01:50		
<b>Tempo total de montagem</b>	6:40	4:00	9:20	6:50	2:20	5:50	2:43
<b>Tempo total de teste</b>	15:10	14:10	14:35	14:00	14:25	14:28	0:27
<b>Duração total AIT</b>	21:50	18:10	23:55	20:50	16:45	20:18	2:52

O gráfico a seguir representa os dados relativos aos tempos de montagem da tabela anterior, apresentados de forma gráfica.



A tabela subsequente indica a equipe encarregada da realização das montagens em cada ensaio.

Ensaio	Equipe Responsável pela montagem
1	Equipe A
2	Equipe B
3	Equipe A
4	Equipe A
5	Equipe B

A utilização de parâmetros estatísticos, como média e desvio padrão, desempenha um papel fundamental na condução das atividades de Montagem, Integração e Teste de Satélites (AIT). Esses parâmetros fornecem uma avaliação precisa dos processos envolvidos, permitindo uma análise criteriosa e a identificação de eventuais desvios ou irregularidades ao longo das etapas de AIT.

**19**

Com base nos dados fornecidos no Texto III, assinale a opção que indica o teste que apresenta o maior desvio padrão.

- (A) Teste funcional do barramento (componentes internos).
- (B) Teste funcional do barramento 01 (completo).
- (C) Teste de vibração de qualidade de fabricação.
- (D) Teste de implantação e iluminação de matriz Solar.
- (E) Teste funcional do barramento 02 (completo).

**20**

Com base nos dados fornecidos no Texto III, analise as afirmativas a seguir.

- I. As atividades de teste exercem uma influência significativamente maior sobre o desvio padrão da duração total do processo de Montagem, Integração e Teste (AIT) em comparação com as atividades de montagem.
- II. Pode-se notar que o tempo médio total de teste de 14 horas e 28 minutos apresentou pouca variação ao longo dos ensaios, como evidenciado por um desvio padrão de 27 minutos. Isso sugere uma maior estabilidade nessa fase do processo em comparação com as etapas de montagem.
- III. As atividades de montagem apresentaram uma maior variabilidade, com uma média de 5 horas e 50 minutos e um desvio padrão de 2 horas e 43 minutos. A partir de uma análise do gráfico do tempo de montagem, podemos inferir que a duração dos ensaios possui uma correlação direta com a equipe encarregada pela montagem.

Está correto o que se afirma em

- (A) II, apenas.
- (B) I e II, apenas.
- (C) I e III, apenas.
- (D) II e III, apenas.
- (E) I, II e III.

**21**

Com base nos dados fornecidos no Texto III, assinale a opção que indica o ensaio que possui a menor proporção entre o tempo total de montagem e a duração total do teste AIT.

- (A) Ensaio #1.
- (B) Ensaio #2.
- (C) Ensaio #3.
- (D) Ensaio #4.
- (E) Ensaio #5.

**22**

O processo de integração de produtos desempenha um papel central e contínuo no desenvolvimento de sistemas, representando uma atividade essencial na condução de projetos complexos. Este processo engloba a engenharia das interações entre subsistemas e seus ambientes, desde a fase inicial de definição do conceito até o encerramento completo do sistema.

A partir da definição do conceito, o processo de integração assegura a inclusão de todas as funções e elementos essenciais necessários para o sistema, e continua durante o desenvolvimento dos requisitos, garantindo a harmonia entre as demandas do sistema e as condições ambientais em que irá operar.

Ao longo da fase operacional, a integração persiste à medida que o *hardware*, *software* e operadores humanos são unificados para executar a missão, exigindo uma gestão cuidadosa das interações para garantir o sucesso global. Além disso, o Processo de Integração de Produtos se estende a soluções orientadas a serviços, requisitos, especificações, planos e conceitos, com o objetivo último de assegurar que todos os elementos do sistema funcionem de maneira coesa e eficaz.

Neste contexto, analise as afirmativas a seguir.

- I. A integração de produtos só ocorre durante a fase de desenvolvimento do projeto, não sendo necessária durante as fases de concepção ou operações.
- II. O processo de integração de produtos inclui apenas a integração de *hardware* e *software*, excluindo soluções orientadas a serviços, requisitos, especificações e conceitos.
- III. O objetivo final da integração de produtos é garantir que os elementos do sistema funcionem de forma integrada, mantendo um equilíbrio adequado entre os subsistemas para alcançar um *design* e operação eficientes.

Está correto o que se afirma em

- (A) III, apenas.
- (B) I e II, apenas.
- (C) I e III, apenas.
- (D) II e III, apenas.
- (E) I, II e III.

**23**

Conforme as diretrizes delineadas nas Recomendações para Padrões do Sistema de Dados Espaciais (CCSDS 401.0-B-32) para comunicações de telemetria do espaço para a Terra, é recomendado o emprego de modulações de portadora suprimida, tais como BPSK e QPSK, desde que a taxa de símbolos não ultrapasse 10 Ms/s na banda de 26 GHz.

Com base na utilização dessa faixa de frequência, busca-se determinar a taxa de bits máxima permitida para a fonte de dados, a fim de estar em conformidade com os padrões estabelecidos.

Nesse contexto, as maiores taxas de bits permitidas para as modulações BPSK e QPSK são, respectivamente,

- (A) 10 Mb/s e 5 Mb/s.
- (B) 5 Mb/s e 10 Mb/s.
- (C) 10 Mb/s e 10 Mb/s.
- (D) 10 Mb/s e 20 Mb/s.
- (E) 20 Mb/s e 10 Mb/s.

**24**

Os satélites empregados para comunicação são dispositivos espaciais projetados para transmitir e receber sinais de comunicação entre diferentes pontos na Terra. Esses satélites geralmente orbitam a Terra em órbitas geoestacionárias ou de baixa órbita, dependendo das necessidades de comunicação e da cobertura desejada, e são equipados com transponders e antenas que recebem, amplificam e retransmitem sinais de comunicação entre usuários situados na Terra.

A respeito desses satélites, analise as afirmativas a seguir.

- I. A comunicação via satélite oferece uma ampla largura de banda, possibilitando altas velocidades de transmissão e uma capacidade sólida de transferência de dados.
- II. Uma vantagem fundamental dos sistemas de comunicação via satélite é sua cobertura global, possibilitando acesso a locais remotos e de difícil acesso devido à variedade de rotas disponíveis dentro de sua área de alcance.
- III. A comunicação por satélite proporciona baixa latência em satélites geoestacionários e latência consistente em satélites de baixa órbita. Portanto, são altamente adequados para aplicações sensíveis à latência, como mídia interativa, que exigem baixos atrasos de transmissão.

Está correto o que se afirma em

- (A) I, apenas.
- (B) I e II, apenas.
- (C) I e III, apenas.
- (D) II e III, apenas.
- (E) I, II e III.

**25**

Uma das formas de classificar os processadores, componentes centrais de um computador, é em relação ao armazenamento de dados/instruções na memória e a utilização dos barramentos.

Relacione as arquiteturas de computadores às suas características.

1. Von Neumann
  2. Harvard
- ( ) Utiliza barramentos distintos para dados e instruções.  
 ( ) O processador busca e executa uma instrução por vez, em sequência.  
 ( ) Utiliza barramentos compartilhados para dados e instruções.  
 ( ) As instruções e os dados são armazenados na mesma memória.  
 ( ) Armazena dados e instruções em memórias distintas

Assinale a opção que indica a relação correta, segundo a ordem apresentada.

- (A) 1 – 1 – 2 – 2 – 1.
- (B) 2 – 2 – 1 – 1 – 2.
- (C) 2 – 1 – 1 – 1 – 2.
- (D) 1 – 2 – 2 – 2 – 1.
- (E) 1 – 1 – 2 – 1 – 2.

**26**

A arquitetura superescalar representa uma evolução significativa em relação aos projetos de processadores tradicionais.

Com relação à arquitetura superescalar, analise as afirmativas a seguir e assinale (V) para a verdadeira e (F) para a falsa.

- ( ) Tem como vantagem o aumento do desempenho pelo aumento da quantidade de *bits* das palavras de dados.  
 ( ) Explora o paralelismo a nível de instrução, buscando aumentar o desempenho do processador.  
 ( ) Pode executar mais de uma instrução por ciclo de *clock*.  
 ( ) Possui *pipelines* mais curtos que os tradicionais, permitindo que as instruções sejam divididas em várias etapas.

As afirmativas são, respectivamente,

- (A) F – V – F – V.
- (B) F – V – V – F.
- (C) V – V – V – F.
- (D) F – V – V – V.
- (E) F – V – F – F.

**27**

A Tabela ASCII (*American Standard Code for Information Interchange*) é um conjunto de caracteres e códigos numéricos utilizados para representar texto em computadores e dispositivos de comunicação.

Desenvolvida inicialmente nos anos 1960, a tabela ASCII atribui um código único de 7 bits para cada caractere alfanumérico, de pontuação, símbolos especiais e comandos de controle. O caractere “~” (til), no código ASCII padrão, possui o código 126 na base decimal.

Assinale a opção que indica sua representação na base octal.

- (A) 117<sub>8</sub>
- (B) 126<sub>8</sub>
- (C) 173<sub>8</sub>
- (D) 176<sub>8</sub>
- (E) 177<sub>8</sub>

**28**

A arquitetura orientada a serviços (ou SOA, do inglês, *Service-Oriented Architecture*) é um paradigma que trabalha com recursos distribuídos, orientados como serviços.

Com relação às suas características, analise as afirmativas a seguir e assinale (V) para a verdadeira e (F) para a falsa.

- ( ) Trabalha com o conceito de independência entre os serviços.  
 ( ) É uma arquitetura fortemente acoplada com alto nível de coesão e baixa redundância.  
 ( ) Seu foco é prover serviços fracamente acoplados e coesos.  
 ( ) Serve para modelar e implantar funcionalidades em formato de objetos.

As afirmativas são, respectivamente,

- (A) F – V – V – F.
- (B) F – V – V – V.
- (C) V – F – V – F.
- (D) V – V – F – F.
- (E) F – F – V – V.

**29**

Relacione os conceitos sobre a arquitetura interna básica de um microcontrolador às suas respectivas definições.

1. Acumulador
  2. Unidade de deslocamento
  3. Unidade Lógica e Aritmética
  4. *Program Counter* (PC)
- ( ) Componente fundamental para o funcionamento do microprocessador, pois integra as funções: somador, subtrator, operadores AND, OR e XOR, incrementador e decrementador.
- ( ) Um registrador especial dedicado às operações envolvendo a ULA, pois recebe os resultados das operações deste outro componente.
- ( ) Registrador que guarda a posição da memória que aponta para a instrução do programa atualmente em execução, e que é incrementado para que o microprocessador avance para a próxima instrução a ser executada.
- ( ) Componente que contém um registrador capaz de realizar um deslocamento de bits à esquerda ou à direita ou então não realizar deslocamento nenhum.

Assinale a opção que indica a relação correta, segundo a ordem apresentada.

- (A) 1 – 3 – 2 – 4.  
 (B) 1 – 4 – 2 – 3.  
 (C) 3 – 1 – 4 – 2.  
 (D) 2 – 4 – 3 – 1.  
 (E) 4 – 3 – 2 – 1.

**30**

Microcontroladores são dispositivos capazes de incorporar, em um só circuito integrado, todos os componentes necessários a um microcomputador.

Com relação aos microcontroladores, assinale a afirmativa correta.

- (A) As interrupções são bastante comuns na operação dos microcontroladores. Elas são provocadas de forma externa, desviando o endereço da sequência de instruções para um endereço especial e sem retorno para a sequência original no fim da interrupção.
- (B) O contador do programa armazena o endereço da instrução que será executada. Esse contador não pode ser zerado e a quantidade de instruções que se pode executar é limitada ao número de bits de operação.
- (C) A sequência de gravação das instruções na memória do programa não é relevante para a operação do microcontrolador, pois ele executa primeiro a instrução que tem o menor tempo de execução.
- (D) Uma interrupção pode ser provocada por temporizadores, *watchdog timeout*, interfaces de comunicações, barramentos e pinos digitais, por exemplo.
- (E) Não é possível expandir a memória de um microcontrolador, sendo viável apenas a substituição do dispositivo por um modelo de maior capacidade.

**31**

Do ponto de vista de sistemas de controle, processos industriais reais geralmente são modelados por funções mais simplificadas, que permitem um estudo do seu desempenho por métodos.

Considere que um processo industrial em malha fechada seja representado pela função de transferência  $P(s)$ , dada por

$$P(s) = \frac{ab}{(s+a)(s+b)}, \text{ com } a, b > 0.$$

Sabendo que  $a > 5b$ , a resposta de  $P(s)$  ao degrau unitário

- (A) apresentará comportamento oscilatório pouco amortecido.  
 (B) possuirá valor de regime permanente igual a  $ab$ .  
 (C) possuirá valor de regime permanente nulo.  
 (D) será dominada pela constante de tempo  $1/a$ .  
 (E) será dominada pela constante de tempo  $1/b$ .

**32**

A realimentação unitária é uma das estruturas de controle mais utilizadas para que um determinado sistema alcance o desempenho desejado.

Considere um determinado sistema de controle, composto de um controlador em série com uma planta, onde a saída da planta é  $Y(s)$  e a entrada do controlador é a diferença entre a referência do sistema  $R(s)$  e a saída da planta  $Y(s)$ .

Sabe-se ainda que tal sistema possui a função de transferência em malha fechada  $T(s)$ , dada por

$$T(s) = \frac{1}{(As+1)}, \text{ com } A > 0.$$

Nessas condições, a função de transferência em malha aberta desse sistema é

- (A)  $\frac{A}{s}$ .  
 (B)  $\frac{1}{As}$ .  
 (C)  $\frac{A}{As+1}$ .  
 (D)  $\frac{1}{As+2}$ .  
 (E)  $\frac{A}{As+2}$ .

**33**

Antes de proporcionar o desempenho desejado a determinado sistema dinâmico controlado, o controlador deve garantir que o referido sistema seja estável em malha fechada.

Considere que determinado sistema de controle é representado pela sua função de transferência de malha aberta  $M(s)$ , dada por

$$M(s) = \frac{k(s + a)}{(s + b)(s + c)}, \text{ com } a, b, c, k > 0.$$

Com relação a estabilidade deste sistema, analise as afirmativas a seguir.

- I. É independente do valor do parâmetro  $k$ .
- II. É independente do valor do parâmetro  $a$ .
- III. É independente dos valores dos parâmetros  $b$  e  $c$ .

Está correto o que se afirma em

- (A) I, apenas.
- (B) II, apenas.
- (C) I e II, apenas.
- (D) II e III, apenas.
- (E) I, II e III.

**34**

Em testes de comissionamento de sistemas de controle em operação é comum aplicar sinais do tipo degrau e rampa, uma vez que essas respostas temporais contêm características do desempenho do sistema em regime permanente.

Considere um sistema de controle com realimentação unitária, cuja função de transferência de malha aberta possui um polo na origem.

Quanto ao erro de regime permanente ao seguir sinais do tipo degrau e rampa, esse sistema apresentará

- (A) erro nulo ao degrau e erro nulo à rampa.
- (B) erro nulo ao degrau e erro limitado à rampa.
- (C) erro nulo ao degrau e erro infinito à rampa.
- (D) erro limitado ao degrau e erro nulo à rampa.
- (E) erro limitado ao degrau e erro limitado à rampa.

**35**

Em testes de comissionamento de sistemas de controle em operação é comum aplicar sinal do tipo degrau, uma vez que tal resposta contêm características do desempenho transitório do sistema.

Considere que determinado sistema de controle é representado pela sua função de transferência de malha aberta  $N(s)$ , dada por

$$N(s) = \frac{K}{s(s + A)}, \text{ com } K, A > 0.$$

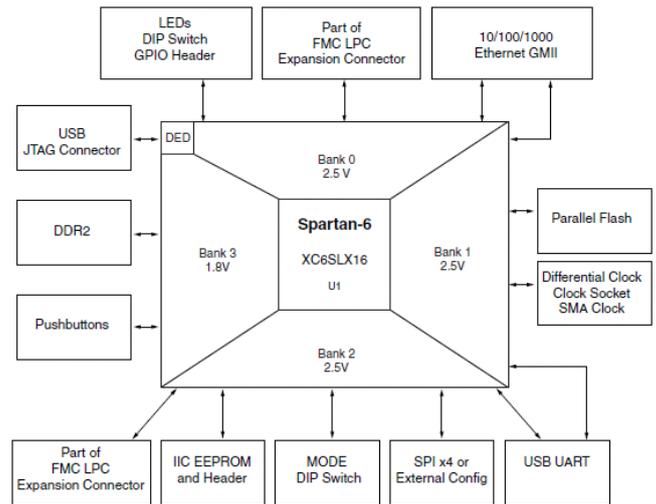
Inicialmente, o valor do ganho do controlador  $K$  foi ajustado de forma a tornar o sistema em malha fechada criticamente amortecido.

Caso o ganho  $K$  seja ligeiramente aumentado, é esperado que o sistema tenha

- (A) menor tempo de acomodação.
- (B) menor sobressinal.
- (C) menor tempo de subida.
- (D) maior amortecimento.
- (E) maior erro de regime permanente.

**36**

O diagrama em blocos de uma placa FPGA está mostrado na figura a seguir.



Fonte: kit SP601 - Xilinx

Como pode nele ser observado, o recurso que **não** está garantidamente presente na placa é que ela

- (A) seja configurada para ser um periférico serial do PC.
- (B) seja configurada por um computador via interface USB.
- (C) realize aquisições de dados analógicos de sensores.
- (D) seja configurada por outro tipo de interface além da USB.
- (E) use memórias tanto volátil quanto não volátil em projetos.

**37**

Um *software* de desenvolvimento para a configuração de um FPGA requer um arquivo de restrições, normalmente com extensão UCF. Assinale a opção que apresenta uma das principais funções desse arquivo.

- (A) Estabelecer o nível de tensão dos sinais de interface.
- (B) Associar um pino do FPGA a um sinal de acesso a um dispositivo periférico.
- (C) Definir a entidade mestre do projeto.
- (D) Estabelecer o limite de portas para a síntese do projeto.
- (E) Fixar o limite de corrente de saída de um pino de interface.

**38**

Considere uma placa FPGA que possui um cristal queimado localizado próximo ao conector USB de configuração da placa. O referido cristal precisa ser substituído, mas sua frequência não está legível.

O mais sensato, em função da sua posição, é substituir o cristal queimado por um cristal, cuja frequência em MHz, é

- (A) 12.
- (B) 27.
- (C) 100.
- (D) 125.
- (E) 311.

**39**

Considere o seguinte código de programação em linguagem MATLAB®.

```
clear
clc
A1=[1,2,3;4,4,4;-7,-9,-11];
B1=A1(:, [2,1,1]);
C1=(B1(1,:)>1);
```

Após a execução desse código, a variável C1 corresponderá a

- (A) [1,2,3].
- (B) [1,4,-7].
- (C) [3,3,3].
- (D) [1,0,0].
- (E) [0,0,0].

**40**

O MATLAB® é um *software* proprietário, que oferece um ambiente de programação computacional versátil, largamente utilizado na academia como ferramenta para pesquisa e desenvolvimento, notadamente nas áreas das engenharias.

Com relação as características do ambiente de programação e execução do referido *software*, analise as afirmativas a seguir.

- I. Possui uma linguagem considerada de baixo nível, por permitir escrita direta em *hardwares*, tal como a linguagem *Assembly*.
- II. Para a execução de um determinado programa, o *software* interpreta o respectivo código, admitindo a possibilidade de uso de compilador para elaboração de executáveis.
- III. Por meio de funções específicas, admite compatibilidade com linguagens de alto nível, tal como a linguagem Python.

Está correto o que se afirma em

- (A) I, apenas.
- (B) II, apenas.
- (C) I e III, apenas.
- (D) II e III, apenas.
- (E) I, II e III.

**41**

Com relação às linguagens de programação C/C++, analise as afirmativas a seguir.

- I. Seja x uma variável do tipo inteiro. Na declaração abaixo, o ponteiro p é inicializado com o endereço de x. `int *p = &x`.
- II. O comando *break* somente pode ser utilizado em conjunto com o comando *switch*.
- III. O comando *return* encerra a execução de uma função.

Está correto o que se afirma em

- (A) I, apenas.
- (B) II, apenas.
- (C) III, apenas.
- (D) I e II, apenas.
- (E) I e III, apenas.

**42**

Com relação à linguagem de programação C++ e o paradigma da orientação a objeto, analise as afirmativas a seguir.

- I. Uma classe define o comportamento dos objetos que são instâncias da classe.
- II. Em C++ é permitido criar classes derivadas, seguindo o conceito de herança de classes.
- III. O polimorfismo permite que objetos de classes diferentes respondam de forma diferente à mesma função.

Está correto o que se afirma em

- (A) I, apenas.
- (B) II, apenas.
- (C) I e II, apenas.
- (D) II e III, apenas.
- (E) I, II e III.

**43**

Com relação à linguagem de programação Python, analise os itens a seguir:

- I. Seja sequência de operações a seguir:

```
>>> x=[1, 2, 3]
>>> y=x
>>> y[0]=0
>>> print(x)
```

O valor de x impresso na tela é: [1, 2, 3]

- II. Seja sequência de operações a seguir:

```
>>> x=[1,4,1,2,3,2]
>>> y=set(x)
>>> print(y)
```

O valor de y impresso na tela é: {1, 4, 1, 2, 3, 2}

- III. A expressão abaixo cria um dicionário vazio.

```
x = {}
```

Está correto o que se afirma em:

- (A) I, apenas.
- (B) I e II, apenas.
- (C) II e III, apenas.
- (D) III, apenas.
- (E) I, II e III.

**44**

Considere o trecho de código dado abaixo escrito na linguagem de programação Python, com uso da biblioteca para computação científica NumPy.

```
>>> import numpy as np
>>> x = np.array([('Morango', 25, 18.3), ('Abacate', 37, 2.5)], dtype=[('nome', 'U10'), ('codigo', 'i4'), ('valor', 'f4')])
```

Com relação ao trecho acima, analise os itens a seguir:

- I. O comando abaixo retorna o valor ('Morango', 25, 18.3).  
`>>> x[0]`
- II. O comando abaixo retorna o valor 2.5.  
`>>> x[x['codigo']>30]['valor']`
- III. O comando abaixo altera o campo “nome” do último elemento do array.  
`>>> x['nome'][:]='Laranja'`

Está correto o que se afirma em:

- (A) I, apenas.
- (B) II, apenas.
- (C) I e II, apenas.
- (D) I e III, apenas.
- (E) I, II e III.

**45**

O Modelo de Referência OSI (*Open Systems Interconnection*) é um modelo de arquitetura em camadas conceitual, aplicado em redes de computadores.

Com relação ao modelo OSI, analise as afirmativas a seguir.

- I. A camada de Transporte, ao contrário da camada de Rede, é fim-a-fim, ou seja, liga a origem ao destino.
- II. A camada de Rede é responsável pelo controle de erros de transmissão.
- III. O modelo OSI abstrai as conexões físicas entre os nós da rede, não possuindo uma camada específica para esse fim.

Está correto o que se afirma em

- (A) I, apenas.
- (B) I e II, apenas.
- (C) I e III, apenas.
- (D) II e III, apenas.
- (E) I, II e III.

Realização

